

## 11. Transistor de efecto de campo - FET

Ing. Fernando Ubiría, Ing. Pedro Castro

### 11.1 Principio de funcionamiento

Consideremos una barra de material N dispuesta entre dos regiones de material P. Las regiones de material P están interconectadas, a fin de poderles aplicar la misma tensión simultáneamente a través del terminal G (Compuerta). En ambos extremos del material N se han dispuesto los terminales S (Fuente) y D (Drenaje), tal como se ve en la fig. 1a. Cuando la tensión entre los materiales P y N es cero, la sección útil del material N es grande y la resistencia entre S y D es pequeña.

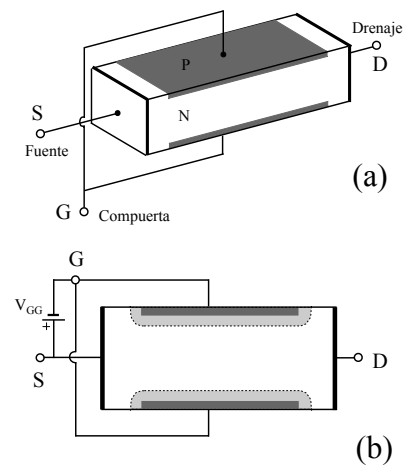
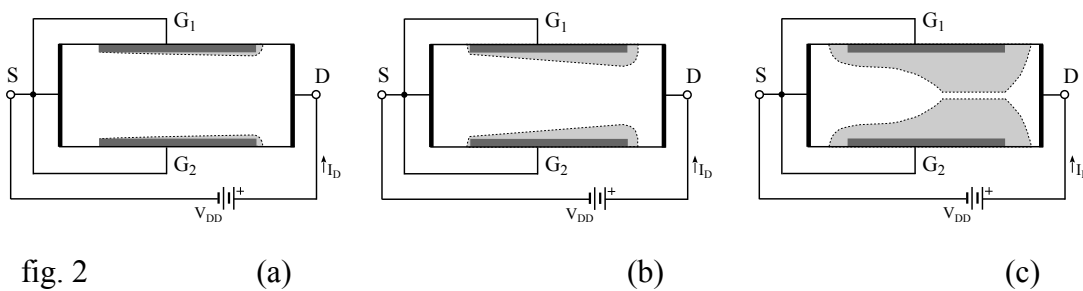


fig. 1

Polarizando inversamente las uniones P-N, la resistencia va a ir aumentando debido al aumento de tamaño de la zona de agotamiento, como se ve en la fig. 1b. Teóricamente, se puede alcanzar un punto en el cual entre S y D tenemos un circuito abierto. El dispositivo se comporta como una resistencia variable controlada por tensión. Normalmente la resistencia entre S y D varía entre  $100 \Omega$  y varios megohms, según el valor de la polarización inversa. Para mejorar el efecto de este dispositivo, es conveniente que la zona de agotamiento se ensanche más en el canal (región N) que en la compuerta (regiones P), para ello se dopa más la compuerta que el canal.

Conectemos ahora las compuertas directamente al terminal S. Al aplicar una tensión entre S y D como se ve en la fig. 2a, circulará por el canal una corriente de portadores mayoritarios, o sea de  $e^-$ . Para valores bajos de  $V_{DS}$ , la corriente  $I_D$  aumenta linealmente con la tensión igual que en una resistencia semiconductor

normal. La tensión  $V_{DS}$  se distribuye a lo largo del canal, la zona cercana a la fuente S va a estar a un potencial menor con relación a las zonas más cercanas al drenaje D. Al aumentar la corriente, la caída óhmica de tensión a lo largo del canal comienza a polarizar inversamente la unión P-N, ya que la compuerta está conectada al terminal S. Se crea entonces una zona de agotamiento que reduce la sección de la parte conductora del canal, como se ve en la fig. 2b. Debido a la distribución de potencial mencionada anteriormente, la parte del canal cercana al drenaje D va a estar más inversamente polarizada que la cercana a S.



Finalmente, se llega a una tensión  $V_{DS}$  a la cual el canal se contrae totalmente y a partir de entonces la corriente  $I_D$  empieza a aproximarse a un valor constante. Si se aumenta aún más  $V_{DS}$ , la anchura mínima del canal mantiene un valor pequeño constante y distinto de cero, fig. 2c. Lo que sí se produce es un aumento en el largo del tramo con anchura mínima. En la fig. 3a vemos la gráfica de  $I_D$  en función de  $V_{DS}$  para  $V_{GS} = 0$  V.

Si se aplica una tensión de compuerta  $V_{GS}$  con una polaridad tal que polarice aún más inversamente la juntura P-N, la contracción del canal ocurrirá para valores de  $V_{DS}$  más pequeños y la corriente máxima  $I_D$  será menor. Dando distintos valores a  $V_{GS}$ , se obtiene la familia de curvas características de drenaje de la fig. 3b. La tensión máxima que se puede aplicar al FET es la tensión

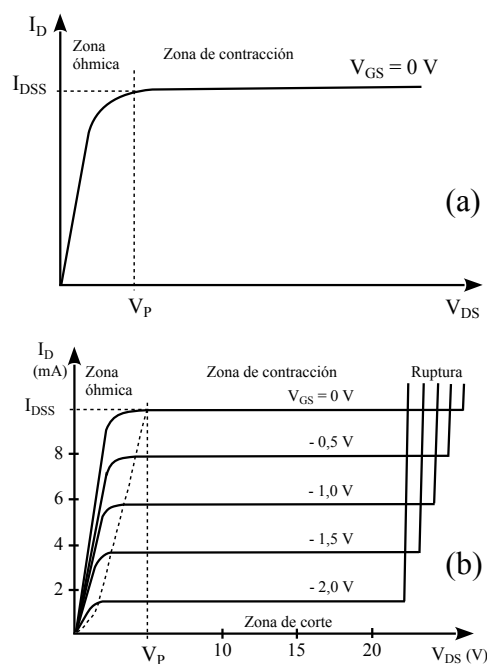


fig. 3

más pequeña para la cual se produce la ruptura de la unión por avalancha. La avalancha se produce para valores de  $V_{DS}$  más bajos cuando se polariza inversamente la compuerta que cuando  $V_{GS} = 0$  V, la tensión de ruptura está comprendida en general entre 20 V y 300 V, siendo 50 V un valor típico.

La estructura real de un FET no es la mostrada en la fig. 1, debido a la dificultad de difundir impurezas a ambos lados de una oblea de semiconductor. Un FET canal N tiene una estructura semejante a la fig. 4.

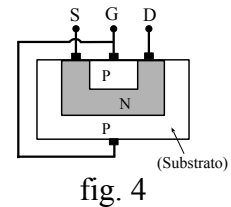


fig. 4

Se puede construir un FET cuyo canal esté constituido por un material P y las compuertas por un material N. En este caso los portadores mayoritarios son huecos y por lo tanto se deberá invertir la polaridad de las baterías, el drenaje será negativo con respecto a la fuente y la compuerta positiva. En la fig. 5 se ven los símbolos de ambos dispositivos.

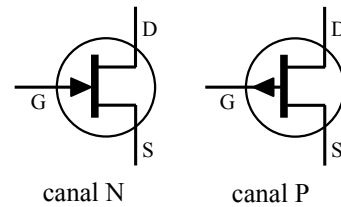


fig. 5

**Característica de transferencia**

Como amplificador, el FET se usa casi siempre en la región de contracción o corriente constante. La característica de transferencia que relaciona  $I_D$  con  $V_{GS}$  se puede aproximar por la parábola de la ec. (1):

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_P}\right)^2 \quad (1)$$

$I_{DSS}$  es el valor de  $I_D$  cuando  $V_{GS} = 0$  y la tensión  $V_{DS}$

es lo suficientemente grande como para estabilizar la corriente de drenaje.

$V_P$  es el valor de la tensión inversa de compuerta que elimina toda carga libre del canal.

En la fig. 6 vemos la parábola correspondiente a la ec. (1) dibujada junto a la familia de curvas características de drenaje.

Si consideramos al FET trabajando en la región de contracción con un valor fijo de  $V_{DS}$ , conforme aumenta  $V_{GS}$  la unión de compuerta

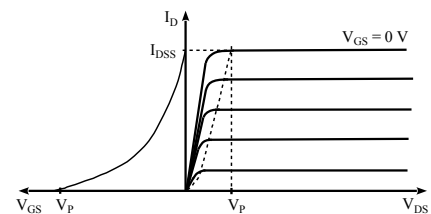


fig. 6

se polariza más inversamente y el canal conductor se estrecha. Cuando  $V_{GS} = V_P$  la anchura del canal se reduce a cero y según la ec. (1)  $I_D = 0$ , se dice que el dispositivo está *al corte*. En un dispositivo real, circulará una pequeña corriente

de fuga  $I_{D(OFF)}$  de unos pocos nanoamperes. La zona donde la corriente es constante va a estar dada por  $V_{DS} > V_{GS} - V_P$

### 11.2 Amplificador básico con FET

En el amplificador mostrado en la figura 7, queremos determinar el punto de operación del FET. Para utilizarlo como amplificador, tenemos que *polarizar* el dispositivo de modo que opere dentro de la región de corriente constante. Elegimos primero una combinación de valores de  $V_{DS}$  e  $I_D$  que esté situada dentro de esa zona y calculamos luego los valores de los componentes asociados que determinan dicho punto de operación.

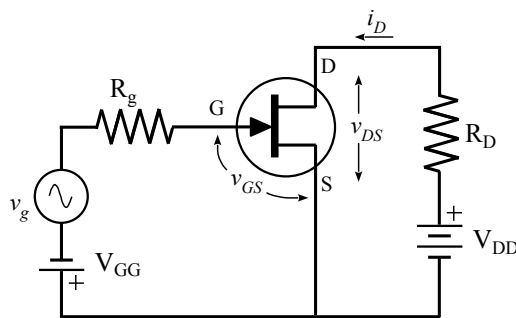


fig. 7

#### Determinación del punto de reposo

Haremos primero el análisis desde el punto de vista estático, es decir sin señal de excitación. Tenemos tres variables interdependientes:  $v_{DS}$ ,  $i_D$  y  $v_{GS}$ . La familia de curvas características de drenaje nos da  $i_D = f(v_{GS}, v_{DS})$ . La otra ecuación será el análisis por Kirchhoff del circuito de salida. La ecuación de la malla de salida es la ec. (2), la cual representa una recta con pendiente  $-1/R_D$  llamada *recta de carga*.

$$V_{DD} = I_D \cdot R_D + V_{DS} \quad (2)$$

si:

$$I_D = 0 \Rightarrow V_{DS} = V_{DD}$$

$$V_{DS} = 0 \Rightarrow I_D = \frac{V_{DD}}{R_D}$$

Hallamos los puntos de intersección de la misma con los ejes de coordenadas y la trazamos sobre las curvas características de drenaje. La juntura compuerta-fuente está polarizada inversamente, por lo tanto no circula corriente en el circuito de entrada y en consecuencia  $V_{GS} = -V_{GG}$ . La solución se va a encontrar en la intersección de la curva para  $V_{GS} = -V_{GG}$  y la recta de carga, fig. 8. A este punto se le llama *punto Q*.

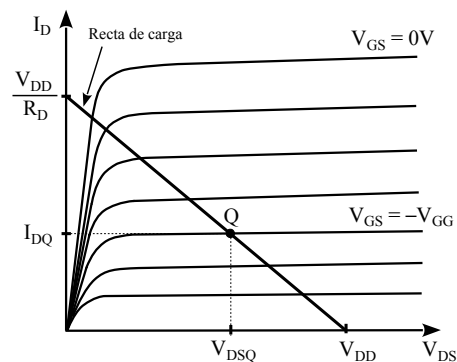


fig. 8

**Análisis con señal de excitación**

Si inyectamos a la entrada (entre G y S) la señal  $v_{gs}$ , cuando la tensión instantánea  $v_{GS}$  entre G y S se hace más positiva que la presente en el punto Q ( $V_{GSQ}$ ), la corriente instantánea de drenaje  $i_D$  es mayor que  $I_{DQ}$  y la tensión instantánea  $v_{DS}$  entre D y S es menor que  $V_{DSQ}$ . Cuando  $v_{GS}$  es más negativa que  $V_{GSQ}$ ,  $i_D$  es menor que  $I_{DQ}$  y  $v_{DS}$  es mayor que  $V_{DSQ}$ . Cuando la tensión  $v_{GS}$  es tan negativa que un pequeño incremento negativo no produce una variación en la tensión  $v_{DS}$  e  $i_D$  es prácticamente cero, llegamos al llamado *punto de corte*. Para señales compuerta-fuente más negativas que la tensión de corte, se produce una distorsión. El valor más positivo que puede alcanzar la tensión entre compuerta y fuente es 0 V, ya que si  $v_{GS}$  toma valores positivos habrá distorsión. Como a cada valor de  $v_{GS}$  le corresponderá un valor de  $i_D$  y todas las soluciones tienen que estar sobre la recta de carga, podemos imaginar al punto Q desplazándose sobre dicha recta. En la fig. 9 vemos la

señal de excitación  $v_{gs}$  aplicada entre G y S, así como las componentes variables  $i_d$  y  $v_{ds}$  a las que la misma da lugar y que se suman a  $I_{DQ}$  y  $V_{DSQ}$  respectivamente. Es de observar que existe un defasaje de  $180^\circ$  entre  $v_{gs}$  y  $v_{ds}$ . Asimismo, cuanto menor sea la inclinación de la recta de carga y por lo tanto mayor sea  $R_D$ , mayor será la tensión  $v_{ds}$  de salida para una misma amplitud de la señal de excitación  $v_{gs}$

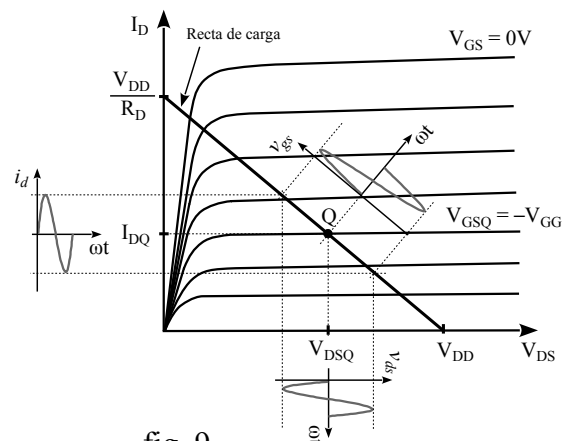


fig. 9

$$\begin{aligned}
 v_{GS}(t) &= V_{GSQ} + v_{gs}(t) \\
 i_D(t) &= I_{DQ} + i_d(t) \\
 v_{DS}(t) &= V_{DSQ} + v_{ds}(t)
 \end{aligned}
 \tag{3}$$

La señal de entrada se aplica entre G y S, en tanto que la de salida se toma entre D y S, por eso se llama a este circuito *amplificador en fuente común*.

Como criterio para elegir el punto Q, en general debemos tener en cuenta que:

- i) Es deseable tener una máxima excursión simétrica de la señal de salida
- ii) Es deseable tener la mínima distorsión posible

Para satisfacer el primer punto, deberíamos elegir un  $V_{DSQ}$  que sea el punto medio entre  $V_{DD}$  y el mínimo valor de  $V_{DS}$  antes de salir de la zona de corriente constante. Para una amplificación sin distorsión,  $I_D$  debería variar linealmente con  $V_{GS}$ , esto sólo ocurre si las curvas son paralelas e intersectan a la recta de carga a intervalos iguales para variaciones de tensión de compuerta iguales. Los intervalos no son iguales debido a la falta de linealidad del dispositivo, tal como se infiere de la forma parabólica de la característica de transferencia.

### 11.3 Autopolarización del FET

Podemos obtener una polarización negativa de la compuerta refiriéndola a masa y haciendo la fuente positiva con respecto a masa, tal como vemos en la fig. 10. El condensador  $C_c$  desacopla al amplificador de la fuente de señal para la corriente continua. La resistencia  $R_G$  refiere la compuerta a masa. La corriente de fuga a través de  $R_G$  es muy pequeña,

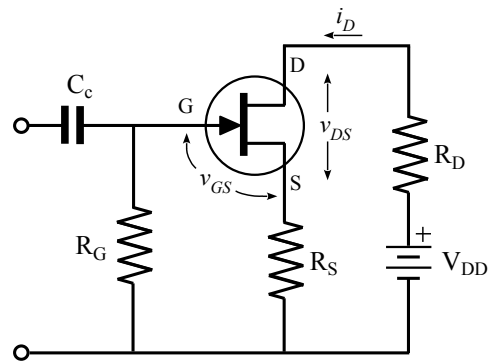


fig. 10

así que podemos usar una resistencia de algunos megohms. Si  $R_G$  es demasiado grande, la caída de tensión sobre ella puede llegar a desplazar al punto Q, especialmente a temperaturas elevadas.  $R_S$  es la resistencia de polarización, la caída de tensión sobre ella hace que la fuente sea más positiva que la compuerta.

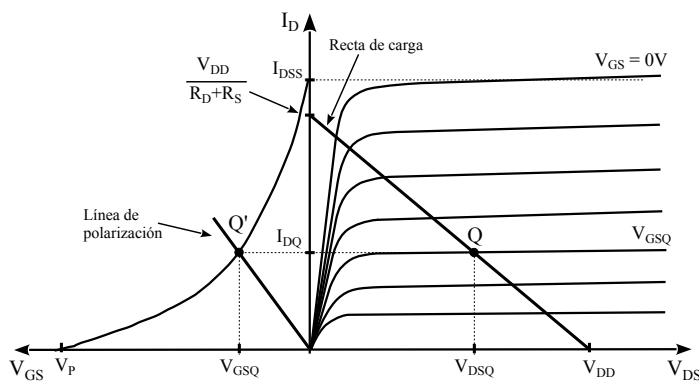


fig. 11

$$-V_{GS} = I_D \cdot R_S \quad (4)$$

$$V_{DD} = I_D(R_D + R_S) + V_{DS} \quad (5)$$

La ec. (4) representa a una recta de pendiente  $-1/R_S$  que pasa por el origen y que trazamos sobre la curva característica de transferencia del FET. Todas las combinaciones de  $V_{GS}$  e  $I_D$  que satisfacen al FET están contenidas en dicha curva y la intersección de ambas es la solución simultánea. El punto de operación  $Q'$  determinado de esta manera puede ser proyectado sobre la recta de carga dada por la ec. (5), obteniendo así la solución del circuito de salida. Si no se dispone de la curva característica de transferencia, se la puede trazar mediante la ec. (1).

### 11.3.1 Amplificador práctico en fuente común

En el circuito de la fig. 10, la resistencia  $R_S$  introduce una realimentación negativa que reduce la ganancia de tensión. Para evitar este efecto, se conecta en paralelo con  $R_S$  un condensador que se comportará como un cortocircuito a las frecuencias de trabajo. Usualmente la carga no es la propia resistencia  $R_D$  sino otra resistencia  $R_L$ , la cual

acoplamos mediante un condensador. En la fig. 12 vemos el circuito completo de un amplificador práctico con FET en fuente común. A consecuencia de la presencia de  $C_S$  y de que la carga  $R_L$  sólo está

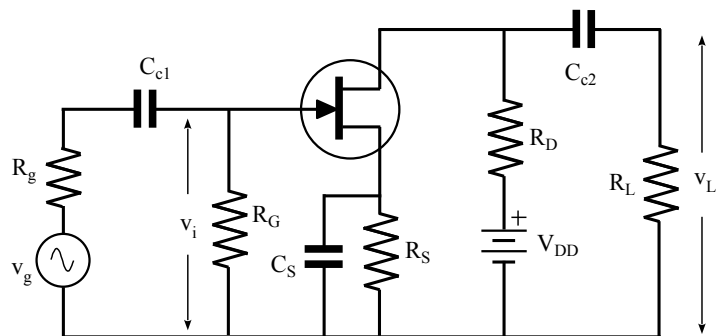


fig. 12

acoplada para las componentes de alterna, tendremos diferentes ecuaciones de la malla de salida para corriente continua y para corriente alterna, lo que dará lugar a dos rectas de carga diferentes. La primera de ellas es la ec. (5) que ya vimos y que da lugar a la *recta de carga estática*, la cual usamos para calcular la polarización. La segunda es la *recta de carga dinámica* y nos sirve para analizar el comportamiento con señal. Ambas rectas se cortarán en el punto  $Q$ . La fuente  $V_{DD}$  se comporta como un cortocircuito para las señales variables y  $C_{c2}$  presenta dentro de la gama de frecuencias medias una reactancia despreciable, por lo que la ecuación de la malla de salida para las componentes de alterna será la ec. (6):

$$0 = i_d(R_D // R_L) + v_{ds} \quad (6)$$

La ec. (6) nos dice que la pendiente es  $-1/(R_D//R_L)$ . Como además debe pasar por el punto Q, para trazar la recta de carga dinámica basta con encontrar el punto de corte con el eje de las abscisas, el cual corresponderá a la tensión  $V_d$ . Recurrimos a la fórmula del coeficiente angular de una recta que pasa por dos puntos, en este caso Q y  $(V_d, 0)$ , la igualamos con la pendiente  $-1/(R_D//R_L)$  y despejamos  $V_d$ . En la fig. 12 podemos ver ambas rectas de carga y las componentes variables  $i_d$  y  $v_{ds}$  que se obtienen cuando el amplificador es excitado con una señal senoidal.

$$\operatorname{tg} \alpha = \frac{y_2 - y_1}{x_2 - x_1} \Rightarrow$$

$$\frac{-1}{R_D // R_L} = \frac{I_{DQ} - 0}{V_{DSQ} - V_d}$$

$$V_d = V_{DSQ} + I_{DQ}(R_D // R_L) \quad (7)$$

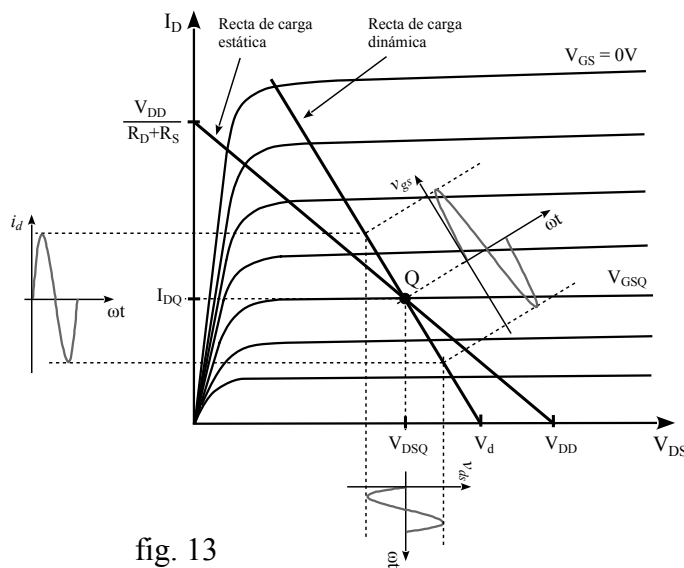


fig. 13

### 11.3.2 Estabilización del punto de operación

Los parámetros dados por el fabricante para un determinado tipo de FET varían considerablemente de un transistor a otro y se ven asimismo afectados por la temperatura. Para evitar que esta variación de los parámetros afecte el diseño, se debe lograr un circuito de polarización que aporte una mayor estabilidad.

En la fig. 14 vemos la característica típica de transferencia para un FET dado, mientras que las curvas superior e inferior son las de los valores extremos de variación debidos a la temperatura

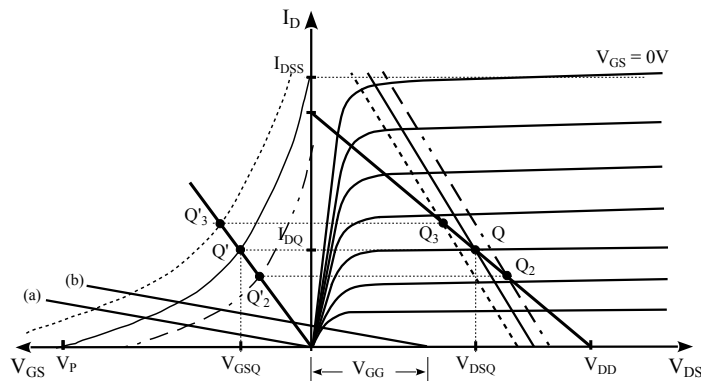


fig. 14

y al dispositivo. El punto típico de operación  $Q'$  podría desplazarse a  $Q'_2$  o  $Q'_3$  según sea el caso, con lo cual habría una fuerte variación en el valor de  $I_{DQ}$ , lo cual además afectaría la posición de la recta de carga dinámica. Dado un amplificador que ha sido diseñado para un punto  $Q$  en el cual operaría sin distorsión, el mismo podría llegar a recortar la señal por el sólo hecho de cambiar el dispositivo. Para lograr una variación menor del punto de operación, bastaría con aumentar el valor de  $R_S$  obteniendo así la línea de polarización (a), la que nos permite tener para los tres puntos de operación prácticamente el mismo valor de  $I_D$ . Esta solución tiene el inconveniente de obligarnos a escoger un punto de operación muy cerca de la zona de corte. Para superar este último inconveniente, basta con desplazar la línea de polarización hacia la derecha hasta la posición (b), lo cual se logra sumando a la tensión de autopolarización una tensión continua positiva  $V_{GG}$  tal como se ve en la fig 15a.

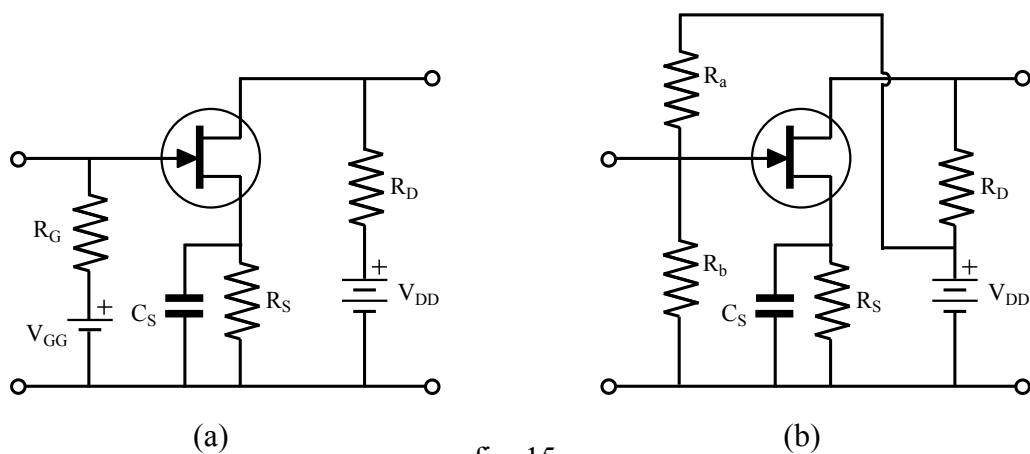


fig. 15

El circuito práctico que se utiliza es el de la fig. 15b. Aplicando Thévenin,  $V_{GG}$  y  $R_G$  son:

$$V_{GG} = \frac{V_{DD} \cdot R_b}{R_a + R_b} \quad (8)$$

Usualmente lo que conocemos son los valores que queremos obtener para  $V_{GG}$  y  $R_G$  y lo que nos interesa calcular son  $R_a$  y  $R_b$  :

$$R_G = \frac{R_a \cdot R_b}{R_a + R_b} \quad (9)$$

Despejando  $1/(R_a + R_b)$  en la ec. (9), sustituyendo en la (8) y simplificando obtenemos la ec. (10).

$$R_a = \frac{V_{DD} \cdot R_G}{V_{GG}} \quad (10)$$

Sustituyendo la ec. (10) en la (8) y reordenando, obtenemos la ec. (11).

$$R_b = \frac{V_{DD} \cdot R_G}{V_{DD} - V_{GG}} \quad (11)$$

### 11.4 Circuito equivalente para pequeña señal

La no linealidad del dispositivo tiene poco efecto al trabajar con señales pequeñas. Bajo estas condiciones se puede considerar que el dispositivo es *lineal*, lo cual nos permite desarrollar un modelo equivalente lineal para pequeña señal.

En forma genérica, la corriente instantánea de drenaje del FET es una función de  $v_{GS}$  y de  $v_{DS}$ .

Tanto  $i_D$  como  $v_{GS}$  y  $v_{DS}$  son la suma de un valor continuo de reposo más una componente variable:

$$i_D = f(v_{GS}, v_{DS})$$

$$i_D(t) = I_{DQ} + i_d(t)$$

$$v_{GS}(t) = V_{GSQ} + v_{gs}(t)$$

$$v_{DS}(t) = V_{DSQ} + v_{ds}(t)$$

Por lo tanto podemos escribir que:  $i_D(t) = I_{DQ} + i_d(t) = f(v_{GS}(t), v_{DS}(t))$

Para calcular el

efecto debido a  $v_{GS}$ , utilizamos la expresión de la característica de transferencia, ec. (1):

$$i_D = I_{DSS} \left(1 - \frac{v_{GS}}{V_P}\right)^2 = I_{DSS} \left[ \left(1 - \frac{V_{GSQ}}{V_P}\right) - \frac{v_{gs}}{V_P} \right]^2 = I_{DSS} \left(1 - \frac{V_{GSQ}}{V_P}\right)^2 - 2 \cdot I_{DSS} \left(1 - \frac{V_{GSQ}}{V_P}\right) \frac{v_{gs}}{V_P} + I_{DSS} \left(\frac{v_{gs}}{V_P}\right)^2$$

El primer término es igual a  $I_{DQ}$ . El tercer término depende del cuadrado de  $v_{gs}$ , se trata de una componente de distorsión que podemos despreciar si se

trabaja en pequeña señal con  $v_{gs} \ll V_P$ ,

$$i_D \approx I_{DQ} - 2 \cdot I_{DSS} \left(1 - \frac{V_{GSQ}}{V_P}\right) \frac{v_{gs}}{V_P}$$

con lo que podemos aproximar  $i_D$  por:

Definimos la transconductan-

cia mutua  $g_m$ , que se simboliza

$$g_m = \left. \frac{i_d}{v_{gs}} \right|_{V_{DS}=k} = - \frac{2 \cdot I_{DSS}}{V_P} \left(1 - \frac{V_{GSQ}}{V_P}\right) \quad (12)$$

a veces con  $y_{fs}$ , como:

y la sustituimos en la expresión de  $i_D$  obteniendo:

$$i_D \approx I_{DQ} + g_m \cdot v_{gs}$$

Las curvas de drenaje no son exactamente horizontales, lo cual indica la presencia de una conductancia de salida, por lo que  $i_D$  dependerá también de  $v_{DS}$

Esta conductancia está dada por la pendiente de las curvas de drenaje y se la llama  $y_{os}$ , a menudo se usa su inversa  $r_d$ .

$$r_d = \frac{1}{y_{os}} = \left. \frac{v_{ds}}{i_d} \right|_{V_{GS}=k} \quad (13)$$

Podemos entonces escribir la expresión de la componente variable de  $i_D$  como:

$$i_d = g_m \cdot v_{gs} + \frac{v_{ds}}{r_d} \quad (14)$$

El circuito equivalente del FET para frecuencias medias y bajas deberá expresar en símbolos la ec. (14),  $g_m \cdot v_{gs}$  es un generador de corriente controlado por tensión y  $r_d$  es su impedancia interna. Como la corriente de compuerta  $i_g = 0$ , la impedancia de entrada es infinita.

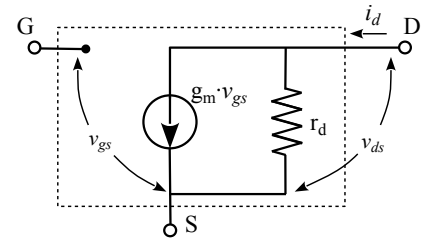


fig. 16

Sustituyendo en el amplificador de la fig. 12 el FET por su circuito equivalente de la fig. 16 y la

fuente  $V_{DD}$  por su impedancia interna, la cual es idealmente cero, obtenemos el circuito equivalente general del amplificador.

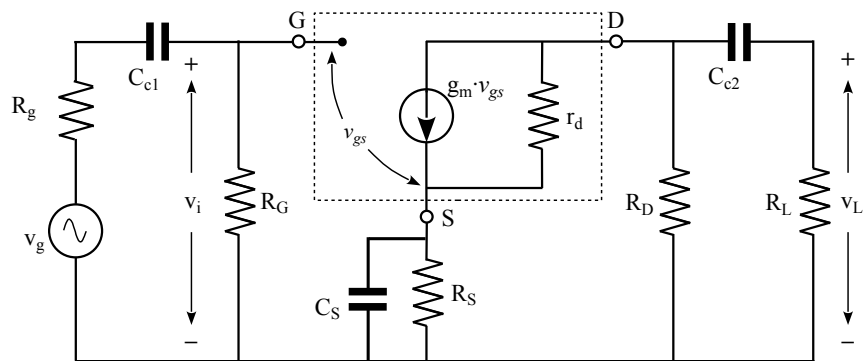


fig. 17

### 11.4.1 Circuito equivalente del amplificador para frecuencias medias

En las frecuencias medias se puede despreciar el efecto de todas las capacidades, de modo que el circuito equivalente resultante es el de la fig. 18.

La ganancia de tensión  $A_{v_m}$  y las impedancias de entrada  $Z_i$  y de salida  $Z_o$  están dadas por las ec. (15) a (17).

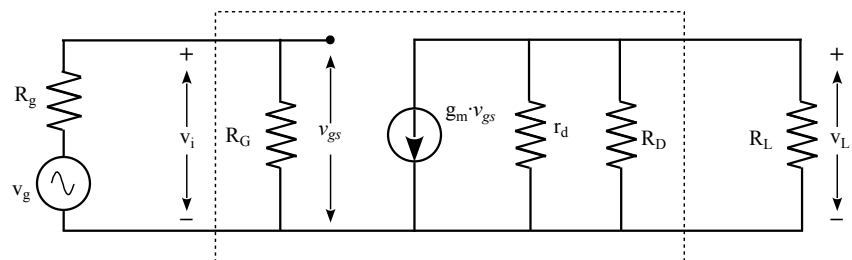


fig. 18

$$A_{v_m} = \frac{v_L}{v_i} = -g_m (r_d // R_D // R_L) \quad (15)$$

$$Z_i = R_G \quad (16)$$

$$Z_o = r_d // R_D \quad (17)$$

**11.4.2 Circuito equivalente del amplificador para frecuencias bajas**

En las frecuencias bajas es necesario considerar la reactancia de los capacitores de acople, ya que la misma aumenta al disminuir la frecuencia. Como veremos luego, el capacitor  $C_s$  se dimensiona de modo que su efecto sea despreciable dentro de la gama de frecuencias en que trabaja el amplificador, por lo que no aparece en el circuito equivalente para frecuencias bajas de la fig. 19.

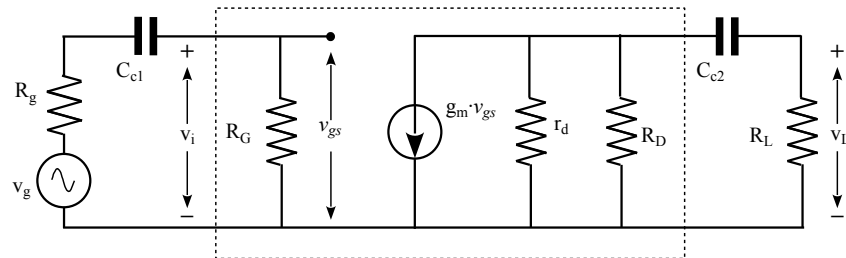


fig. 19

De acuerdo a lo estudiado en el cap. 8, la ec. (18)

nos da la frecuencia de corte  $f_1$  debida al efecto de  $C_{c2}$  sobre el circuito de salida.

$$f_1 = \frac{1}{2\pi C_{c2} [(r_d // R_D) + R_L]} \quad (18)$$

El cálculo del efecto de  $C_{c1}$  es similar.

**11.4.3 Teorema de Miller <sup>1</sup>**

Si en un circuito lineal existe una rama con una admitancia  $Y$  conectando dos nodos con tensiones nodales  $v_1$  y  $v_2$ , podemos reemplazar esa rama por dos ramas que conectan los nodos correspondientes a tierra y cuyas admitancias serán respectivamente  $Y \cdot (1 - K)$  y  $Y \cdot (1 + 1/K)$ , siendo  $K = v_2 / v_1$ .

En la figura 20 tenemos un amplificador cuya salida está conectada con la entrada a través de la admitancia  $Y_f$ , la cual introduce una realimentación.

Estudiaremos el efecto de  $Y_f$  en las admitancias de entrada y de salida del amplificador.

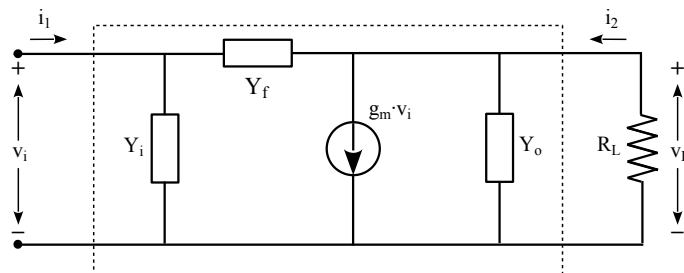


fig. 20

<sup>1</sup> John M. Miller (1882-1962)

Aplicando en la entrada las leyes de Kirchhoff, podemos expresar  $i_1$  como:

$$i_1 = Y_i \cdot v_i + Y_f(v_i - v_L)$$

Por definición de  $A_v$ , la tensión  $v_L$  es:

$$v_L = A_v \cdot v_i$$

Sustituyendo la 2ª expresión en la 1ª y reordenando obtenemos la ec. (19).

$$i_1 = v_i [Y_i + Y_f(1 - A_v)] \quad (19)$$

Aplicando en la salida las leyes de Kirchhoff, podemos expresar  $i_2$  como:

$$i_2 = Y_o \cdot v_L + g_m \cdot v_i + Y_f(v_L - v_i)$$

Por definición de  $A_v$  la tensión  $v_i$  es:

$$v_i = \frac{v_L}{A_v}$$

Sustituyendo la 2ª expresión en la 1ª y reordenando obtenemos la ec. (20).

$$i_2 = g_m \cdot v_i + v_L [Y_o + Y_f(1 - \frac{1}{A_v})] \quad (20)$$

Es de hacer notar que en este amplificador  $v_i$  y  $v_L$  están defasadas  $180^\circ$  y por lo tanto  $-A_v$  es positivo.

A partir de las ec. (19) y (20), podemos construir un circuito equivalente al de la figura 20.

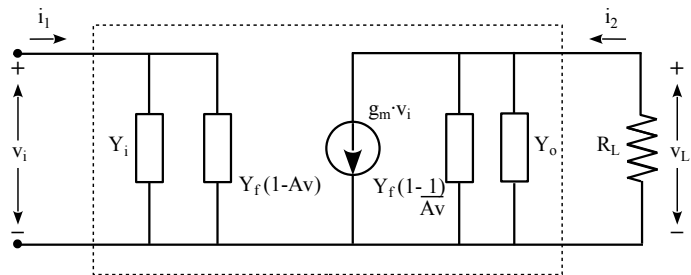


fig. 21

#### 11.4.4 Circuito equivalente del amplificador para frecuencias altas

En las frecuencias altas es necesario tener en cuenta el efecto de las capacidades de juntura, presentes entre compuerta y fuente y entre compuerta y drenaje, pues su reactancia disminuye al aumentar la frecuencia. En la fig, 22 vemos el circuito

equivalente para frecuencias altas, en el cual estas capacidades se denotan respectivamente como  $C_{gs}$

y  $C_{gd}$ .

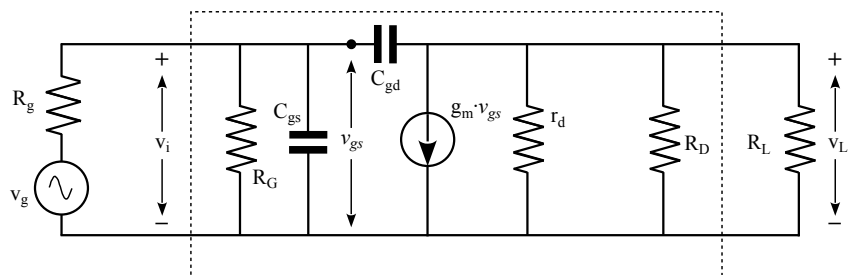


fig. 22

Es posible aplicar el teorema de Miller al circuito de la fig. 22 y reemplazar la capacidad  $C_{gd}$  por capacidades en paralelo con la entrada y la salida, tal como se ve en la fig. 23.

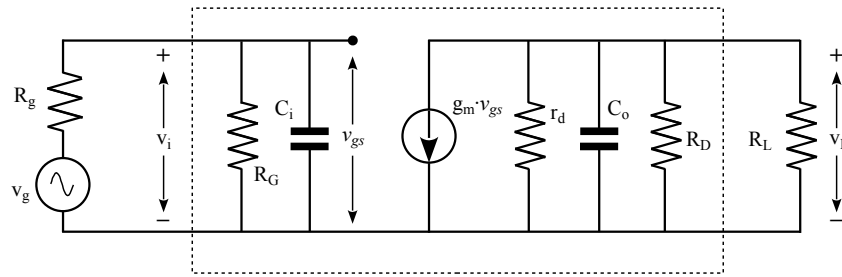


fig. 23

La ec. (23) nos da la frecuencia de corte  $f_2$  debida al efecto de  $C_o$  sobre el circuito de salida. El cálculo del efecto de  $C_i$  es similar.

$$C_i = C_{gs} + C_{gd}(1 - Av) \quad (21)$$

$$C_o = C_{gd} \left(1 - \frac{1}{Av}\right) \quad (22)$$

$$f_2 = \frac{1}{2\pi C_o (r_d // R_D // R_L)} \quad (23)$$

En un amplificador real, también estarán presentes capacidades parásitas que afectarán la respuesta en frecuencias altas.

### 11.5 Amplificador con realimentación negativa por $R_S$

En la fig. 24 tenemos un amplificador en fuente común en el cual se ha omitido el capacitor  $C_S$ , por lo que la resistencia  $R_S$  introduce una realimentación negativa de tensión controlada por corriente. En la fig. 25 podemos ver

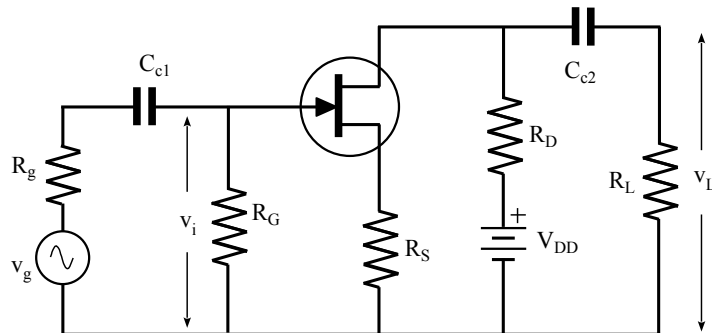


Fig. 24

el circuito equivalente para frecuencias medias de este amplificador. Para facilitar el análisis, sustuiremos en el circuito equivalente del FET el generador de corriente por su generador equivalente de Thévenin, fig. 26. Queremos encontrar una expresión en la cual aparezca  $i_D$  en función de  $v_i$ . Para ello resolvemos la malla de salida del amplificador y luego sustituimos  $v_{gs}$  en la ecuación. Esto nos conduce a un nuevo circuito equivalente, representado en la fig. 27.

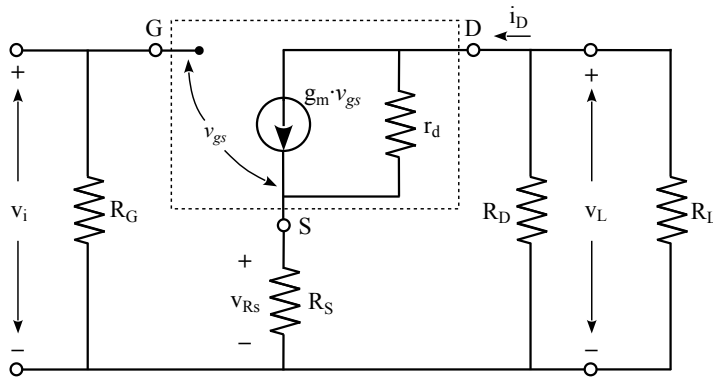


fig. 25

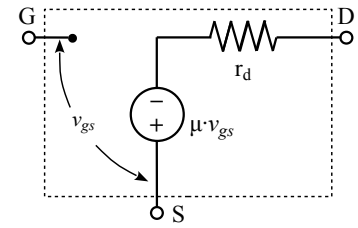


fig. 26

siendo  $\mu = g_m \cdot r_d$

$$i_D = \frac{\mu \cdot v_{gs}}{R_S + r_d + R_p} \Rightarrow \mu \cdot v_{gs} = i_D (R_S + r_d + R_p) \quad \text{siendo} \quad R_p = \frac{R_D \cdot R_L}{R_D + R_L}$$

$v_{gs} = v_i - v_{R_S} = v_i - i_D \cdot R_S$  sustituyendo esta ec. en la anterior, obtenemos:

$$\mu (v_i - i_D \cdot R_S) = i_D (R_S + r_d + R_p) \Rightarrow \mu \cdot v_i = i_D [R_S (\mu + 1) + r_d + R_p] \Rightarrow$$

$$i_D = \frac{\mu \cdot v_i}{R_S (\mu + 1) + r_d + R_p}$$

Esta expresión de  $i_D$  nos permite construir el circuito equivalente de la fig. 27, con un generador de tensión controlado por  $v_i$  en la malla de salida.

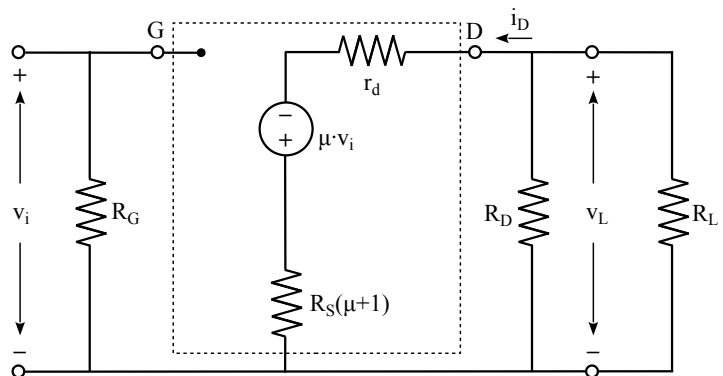


fig. 27

Multiplicando  $i_D$  por  $R_p$  obtenemos la tensión  $v_L$ :

$$v_L = \frac{-\mu \cdot v_i \cdot R_p}{R_S (\mu + 1) + r_d + R_p} = \frac{-g_m r_d \cdot v_i \cdot R_p}{R_S (g_m r_d + 1) + r_d + R_p}$$

La expresión exacta para la ganancia de tensión con realimentación estará dada entonces por la ecuación (24).

$$A_{v_f} = \frac{v_L}{v_i} = \frac{-g_m \cdot R_p}{R_S (g_m + \frac{1}{r_d}) + 1 + \frac{R_p}{r_d}} \quad (24)$$

En la práctica, usualmente se cumple que  $g_m \gg 1/r_d$  y que  $R_p \ll r_d$ , lo cual da la ecuación aproximada (25).

$$A_{v_f} = \frac{v_L}{v_i} \approx \frac{-g_m \cdot R_p}{g_m R_S + 1} \quad (25)$$

Usualmente  $g_m \cdot R_S > 1$ , por lo que  $Av_f$  se ve menos afectada por las variaciones de  $g_m$  que  $Av$ : La realimentación negativa desensibiliza la ganancia respecto a las variaciones en la transconductancia del FET.

$$Z_i = R_G \quad (26)$$

A las frecuencias medias y bajas, las impedancias de entrada  $Z_i$  y de salida  $Z_o$  del amplificador están dadas por las ec. (26) y (27):

$$Z_o = Z_o' // R_D \quad (27)$$

$$Z_o' = r_d + R_S(g_m \cdot r_d + 1)$$

**Comportamiento en frecuencias altas**

En este circuito, las capacidades  $C_i$  y  $C_o$  se calculan aplicando el TM de Miller a  $C_{gs}$  y  $C_{gd}$ , tomando como salidas a los nodos S y D.

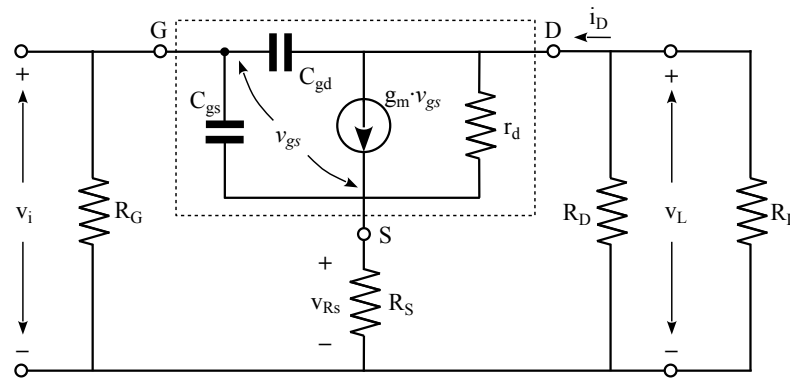


fig. 28

La señal de salida tomada en  $R_S$  es:

$$v_{R_S} = i_D \cdot R_S = \frac{\mu \cdot v_i \cdot R_S}{R_S(\mu + 1) + r_d + R_p} = \frac{v_i \cdot g_m r_d \cdot R_S}{R_S(g_m r_d + 1) + r_d + R_p}$$

La ganancia de tensión en  $R_S$  es:

$$Av_{R_S} = \frac{v_{R_S}}{v_i} = \frac{g_m \cdot R_S}{R_S(g_m + \frac{1}{r_d}) + 1 + \frac{R_p}{r_d}} \approx \frac{g_m \cdot R_S}{g_m \cdot R_S + 1} \quad (28)$$

Aplicando el Teorema de Miller, la capacidad en la entrada es:

$$C_i = C_{gs}(1 - Av_{R_S}) + C_{gd}(1 - Av_f)$$

Sustituyendo  $Av_{R_S}$  y  $Av_f$  por las ec. (28) y (25):

$$C_i \approx C_{gs}(1 - \frac{g_m \cdot R_S}{g_m \cdot R_S + 1}) + C_{gd}(1 + \frac{g_m \cdot R_p}{g_m \cdot R_S + 1}) \quad (29)$$

Aplicando el TM de Miller, la capacidad en la salida es:

$$C_o = C_{gd}(1 - \frac{1}{Av_f}) \approx C_{gd}(1 + \frac{g_m \cdot R_S + 1}{g_m \cdot R_p}) \quad (30)$$

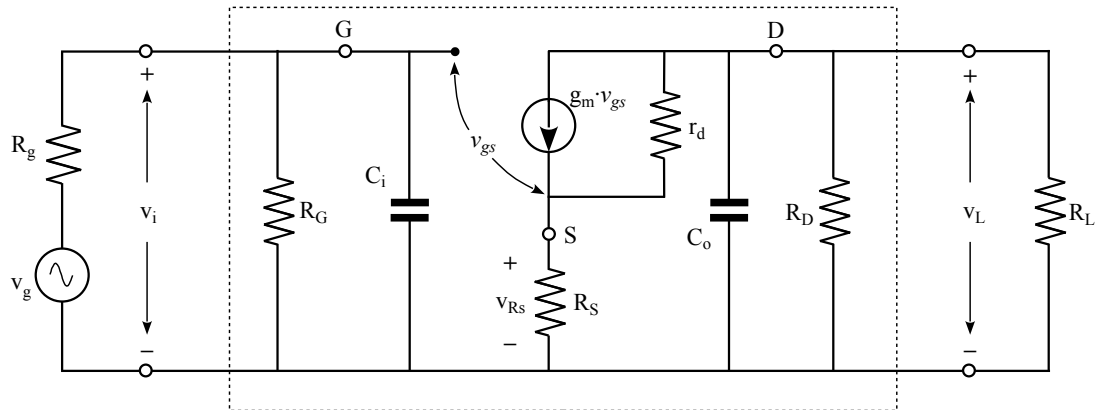


fig. 29

### Cálculo del capacitor $C_S$

Estableceremos ahora un criterio para el cálculo de  $C_S$  en el amplificador de la fig. 12, cuyo circuito equivalente general correspondiente es el de la fig. 17. Este circuito es similar a la fig. 25. La impedancia  $Z_S$  formada por el paralelo de  $R_S$  y  $X_{C_S}$ , introduce una realimentación negativa que afectará la ganancia en baja frecuencia del amplificador, comportándose como un filtro pasaaltos.

A la frecuencia  $\omega_o = 1/C_S \cdot R_S$  se cumplirá que  $|X_{C_S}| = R_S \Rightarrow |Z_S| = R_S/\sqrt{2}$  y en consecuencia la realimentación será un 70% de la máxima posible, disminuyendo a medida que aumenta la frecuencia. Por ello,  $f_o$  deberá ser mucho menor que la  $f_1$  del amplificador para que la realimentación sea despreciable.

Buscaremos un criterio para estimar el valor de  $C_S$  de modo que su efecto sea despreciable dentro del rango de frecuencias medias del amplificador.

A las frecuencias medias, la reactancia de  $C_S$  será despreciable y  $A_{v_m}$  estará dada por la ec. (31). En las frecuencias bajas, sin considerar el efecto de  $C_{C1}$  y  $C_{C2}$ , a partir de la ec. (25) obtenemos la ec. (32) para  $A_{v_b}$ :

$$A_{v_m} = \frac{v_L}{v_i} \approx -g_m \cdot R_p \quad (31)$$

$$R_p = R_D // R_L$$

$$A_{v_b} = \frac{v_L}{v_i} \approx \frac{-g_m \cdot R_p}{g_m Z_S + 1} \quad (32)$$

Donde la impedancia  $Z_S$  es el paralelo formado por  $R_S$  y  $C_S$ , ec. (33).

$$Z_S = R_S // -jX_{C_S} = \frac{R_S}{(1 + j\omega C_S R_S)} \quad (33)$$

Sustituyendo la ec. (33) en la (32) y operando se obtiene la ec. (34), la cual expresa  $A_{v_b}$  en función de  $\omega$ :

$$A_{v_b} = \frac{-g_m \cdot R_p (1 + j\omega C_S R_S)}{g_m R_S + (1 + j\omega C_S R_S)} \quad (34)$$

Haciendo el cociente de la ec. (34) sobre la (31) y simplificando porque  $\forall \omega > \omega_1 \gg \omega_o$  se cumple que  $\omega/\omega_o = \omega \cdot C_S \cdot R_S \gg 1$ :

$$\frac{A_{v_b}}{A_{v_m}} = \frac{1 + j\omega C_S R_S}{g_m R_S + 1 + j\omega C_S R_S} \approx \frac{1}{1 + \frac{1 + g_m R_S}{j\omega C_S R_S}} \quad (35)$$

A la frecuencia de corte debida al efecto de  $C_S$ , a la cual llamamos  $f_p$ , el módulo de la ganancia  $A_{v_b}$  será igual a  $A_{v_m}/\sqrt{2}$  y para ello la parte imaginaria del denominador de la ec. (35) deberá valer 1, despejando obtenemos la  $f_p$  debida al efecto de  $C_S$ , ec. (36):

$$\text{a } f = f_p, \quad \left| \frac{A_{v_b}}{A_{v_m}} \right| = \frac{1}{\sqrt{2}} \Rightarrow 1 + g_m R_S = \omega_p C_S R_S \Rightarrow f_p = \frac{1 + g_m R_S}{2\pi C_S R_S} \quad (36)$$

Para que el efecto de  $C_S$  sea despreciable,  $f_p$  deberá ser menor que la  $f_1$  del amplificador. Si tomamos  $f_p = f_1/2$ , podemos calcular la reducción de la ganancia a  $f_1$  sustituyendo en la ec. (35):

$$\text{si } f_p = \frac{f_1}{2} \Rightarrow f_1 = 2 \cdot f_p = \frac{1 + g_m R_S}{\pi C_S R_S} \Rightarrow \left| \frac{A_{v_b}}{A_{v_m}} \right| = \left| \frac{1}{1 + \frac{1}{j2}} \right| = 0,89 = -1 \text{ dB}$$

Esta reducción de la ganancia de -1 dB puede ser aceptable en muchos casos. Si se desea que el efecto de  $C_S$  sea aún más pequeño, bastará con elegir una  $f_p$  más baja. Por ejemplo, si se escoge  $f_p = f_1/4$ :

$$\text{si } f_p = \frac{f_1}{4} \Rightarrow f_1 = 4 \cdot f_p = \frac{2(1 + g_m R_S)}{\pi C_S R_S} \Rightarrow \left| \frac{A_{v_b}}{A_{v_m}} \right| = \left| \frac{1}{1 + \frac{1}{j4}} \right| = 0,97 = -0,26 \text{ dB}$$

A partir de estas dos últimas ecuaciones, podemos determinar dentro de que gama de valores debería estar  $C_S$ :

$$\frac{1 + g_m R_S}{\pi f_1 R_S} \leq C_S < \frac{2(1 + g_m R_S)}{\pi f_1 R_S} \quad (37)$$

11.6 Amplificador en drenaje común

En el circuito de la fig. 30, la señal de entrada  $v_i$  se aplica entre compuerta y tierra y la señal de salida  $v_L$  se toma en bornes de la resistencia  $R_S$  entre fuente y tierra. Para las componentes de corriente alterna, el drenaje está al potencial de tierra y es por ello el terminal común entre la entrada y la salida.

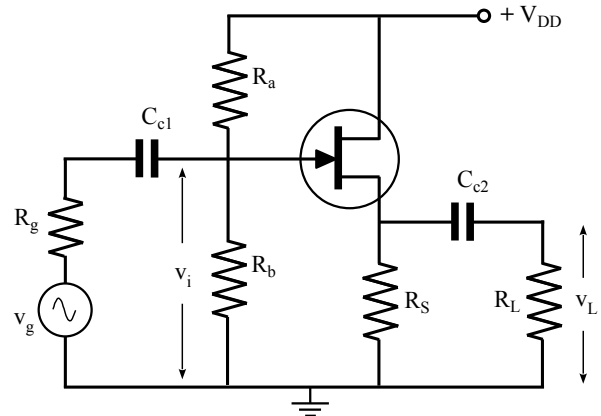


fig. 30

En la fig. 31 podemos ver el circuito equivalente para frecuencias medias. Nuevamente sustituimos el generador de corriente por su generador equivalente de Thévenin de la fig. 32 y buscamos una expresión de  $i_D$  en función de  $v_i$ .

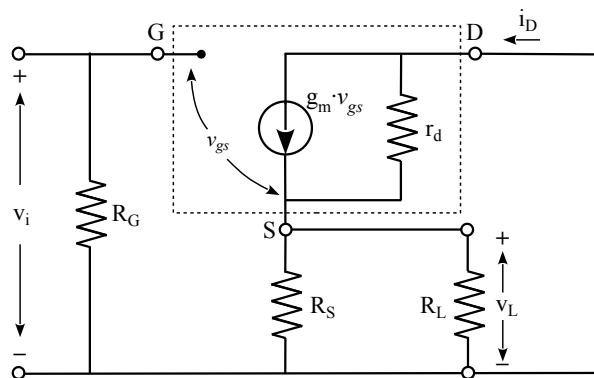


fig. 31

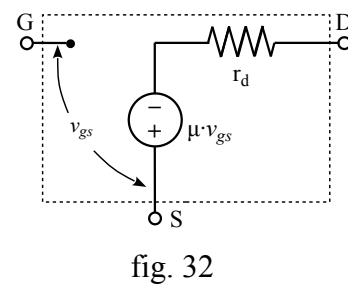


fig. 32

siendo  $\mu = g_m \cdot r_d$

$$i_D = \frac{\mu \cdot v_{gs}}{r_d + R_p} \quad \text{y} \quad v_{gs} = v_i - i_D \cdot R_p, \quad \text{siendo} \quad R_p = \frac{R_S \cdot R_L}{R_S + R_L}$$

Sustituimos a continuación la expresión de  $v_{gs}$  en la de  $i_D$ , obteniendo así:

$$\Rightarrow i_D = \frac{\mu (v_i - i_D \cdot R_p)}{r_d + R_p} \Rightarrow i_D = \frac{\mu \cdot v_i}{r_d + R_p(\mu + 1)} = \frac{\mu \cdot v_i}{(\mu + 1) \cdot [r_d / (\mu + 1)] + R_p}$$

Esta última expresión de  $i_D$  nos permite construir un nuevo circuito equivalente para la malla de salida, con un generador de tensión controlado por  $v_i$ , fig. 33.

Multiplicando  $i_D$  por  $R_p$  obtenemos la tensión de salida  $v_L$ , obsérvese que no hay defasaje entre  $v_L$  y  $v_i$ :

La expresión exacta de la ganancia de tensión en drenaje común estará dada entonces por la ecuación (38).

Usualmente  $R_p \cdot (g_m + 1/r_d) \gg 1$ , por lo que simplificando la ganancia máx. teórica es:

Las impedancias de entrada  $Z_i$  y de salida  $Z_o$  están dadas por las ecuaciones (40) y (41):

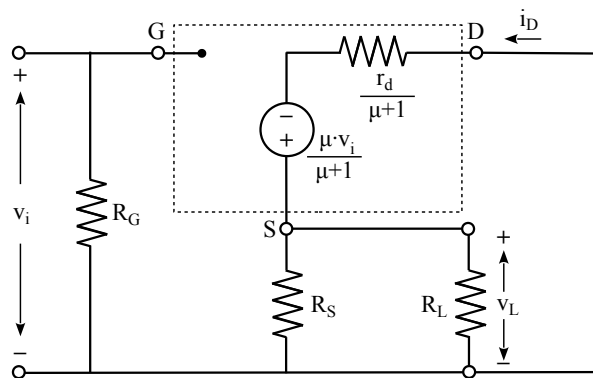


fig. 33

$$v_L = \frac{\mu \cdot v_i \cdot R_p}{r_d + R_p(\mu + 1)} = \frac{g_m r_d \cdot v_i \cdot R_p}{r_d + R_p(g_m r_d + 1)}$$

$$A_v = \frac{v_L}{v_i} = \frac{g_m \cdot R_p}{1 + R_p(g_m + \frac{1}{r_d})} \quad (38)$$

$$A_{v_{max}} \approx \frac{g_m}{g_m + 1/r_d} \approx 1 \quad (39)$$

$$Z_i = R_G \quad (40)$$

$$Z_o = R_S // \frac{r_d}{\mu + 1} \approx R_S // \frac{1}{g_m} \quad (41)$$

En este amplificador no hay ganancia de tensión pero, debido a la baja impedancia de salida, hay ganancia de potencia. Para analizar el comportamiento en frecuencias altas, utilizaremos el circuito equivalente de la fig. 34.

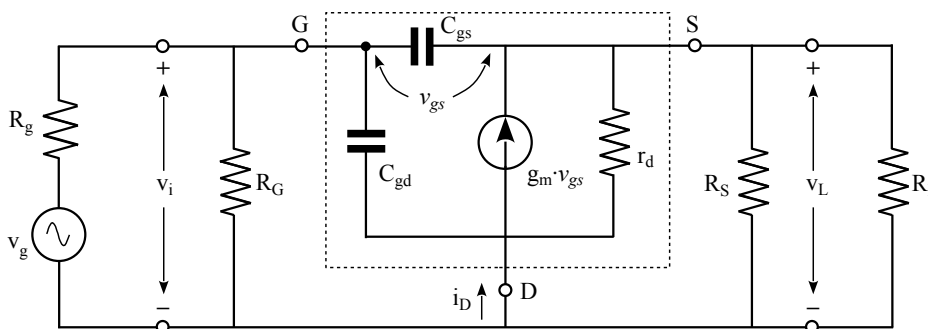


fig. 34

Aplicando el TM de Miller, la capacidad en la entrada es:

$$C_i = C_{gs}(1 - A_v) + C_{gd} \approx C_{gs} \left(1 - \frac{g_m \cdot R_S}{g_m \cdot R_S + 1}\right) + C_{gd} \quad (42)$$

La capacidad en la salida se obtiene considerando que  $v_i = 0$ . En ese caso,  $C_{gs}$  queda en paralelo con  $R_S$  y  $R_L$ :

$$C_o = C_{gs} \quad (43)$$

### 11.7 Amplificador en compuerta común

En el circuito de la fig. 35, la compuerta está conectada a tierra. La señal de entrada  $v_i$  se aplica entre fuente y tierra y la salida  $v_L$  se toma sobre la carga  $R_L$

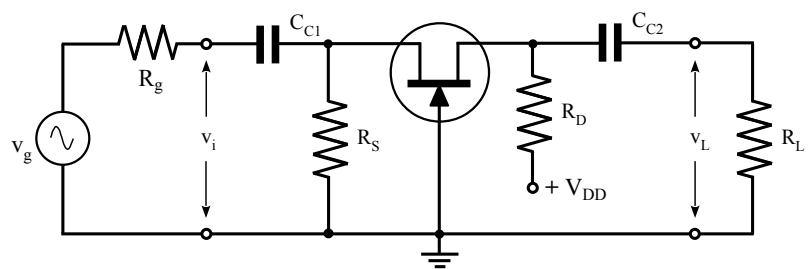


fig. 35

En la fig. 36 podemos ver el circuito equivalente completo. Sustituyendo el generador de corriente por su generador equivalente de Thévenin de la fig. 32, buscaremos una expresión de  $i_s$  en función de  $v_i$  para las frecuencias medias.

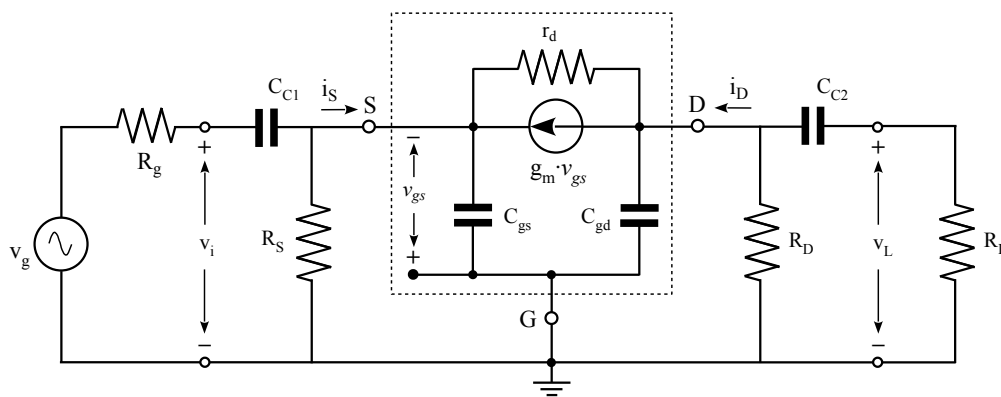


fig. 36

$$i_s = \frac{-g_m \cdot r_d \cdot v_{GS} + v_i}{r_d + R_D // R_L} = \frac{(1 + g_m \cdot r_d) v_i}{r_d + R_p} \quad , \quad \text{con } R_p = R_D // R_L$$

La impedancia de entrada es el paralelo entre  $R_S$  y la impedancia vista entre fuente S y compuerta G.

$$Z_i = R_S // \left( \frac{v_i}{i_s} \right) = R_S // \frac{r_d + R_P}{1 + g_m \cdot r_d} \quad (44)$$

Usualmente se suele cumplir que :

$$r_d \gg R_P \Rightarrow Z_i \approx R_S // \frac{1}{g_m} \quad (45)$$

Sí se asume una tensión de entrada  $v_i = 0$  , ésto anula el efecto de  $R_S$  y deja en paralelo a  $r_d$  y  $R_D$  :

$$Z_o \approx R_D // r_d \quad (46)$$

La ganancia de tensión es:

$$A_V = \frac{v_o}{v_i} = \frac{i_s \cdot R_P}{v_i} = \frac{(1 + g_m \cdot r_d) R_P}{r_d + R_P} \approx g_m \cdot R_P, \text{ si } r_d \gg R_P \quad (47)$$

### 11.8 FET de compuerta aislada (MOSFET)

En el FET de juntura o JFET, la compuerta actúa modulando la sección del canal mediante la región de agotamiento producida por la polarización inversa de la unión P-N. En el MOSFET en cambio, la operación depende de modular la conductividad del canal variando la densidad de portadores inducidos mediante la aplicación de una tensión a la compuerta.

#### 11.8.1 MOSFET de acumulación

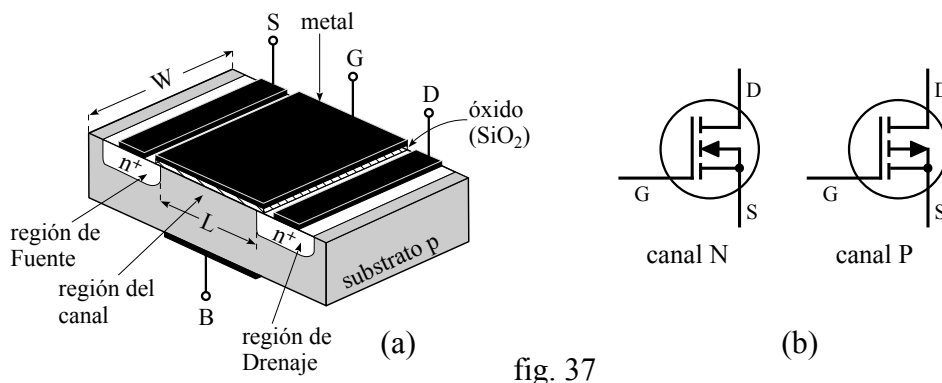


fig. 37

En la fig. 37a se ve la estructura de un MOSFET de acumulación canal N. Las dos regiones de tipo  $n^+$  (fuertemente dopadas) formadas sobre un sustrato tipo P son la fuente y el drenaje. La región entre ambas es el canal, el cual está cubierto por una fina capa aislante de dióxido de silicio  $SiO_2$  . La parte de esta capa que está sobre el canal, se cubre con una capa metálica que actúa como

compuerta. El metal de la compuerta, junto con el dieléctrico formado por el  $\text{SiO}_2$  y el canal semiconductor, conforman un condensador de placas paralelas. Generalmente, aunque no siempre, en los dispositivos discretos el substrato está conectado interiormente a la fuente. Debido a la capa aislante, la resistencia de entrada es del orden de  $10^{10}$  a  $10^{15}$  ohms. El MOSFET de canal P se construye de manera similar, pero las regiones tienen el tipo de dopado opuesto. En la fig. 37b se muestran los símbolos de ambos dispositivos.

En la fig. 38a se muestra un MOSFET canal N en el cual fuente y drenaje están conectados a tierra y por lo tanto  $V_{DS} = 0$  V. La tensión positiva aplicada a la compuerta establece un campo eléctrico perpendicular a través del  $\text{SiO}_2$ . Este campo "induce" cargas negativas cerca de la superficie del semiconductor. Como el substrato de tipo P contiene muy pocos electrones, estas cargas negativas son principalmente electrones obtenidos del material  $n^+$  de la fuente y del drenaje. Dichas cargas, que son portadores minoritarios en el substrato tipo P, forman una *capa de inversión*. Esta capa sólo se forma si  $V_{GS}$  excede a una tensión umbral  $V_T$ . Las cargas inducidas debajo del óxido conforman un canal N. Si  $V_{GS}$  aumenta por encima de  $V_T$ , aumenta la cantidad de cargas negativas inducidas y en consecuencia también aumenta la conductividad del canal. Si se aplica una tensión positiva drenaje-fuente, circulará por el canal inducido una corriente entre fuente y drenaje.

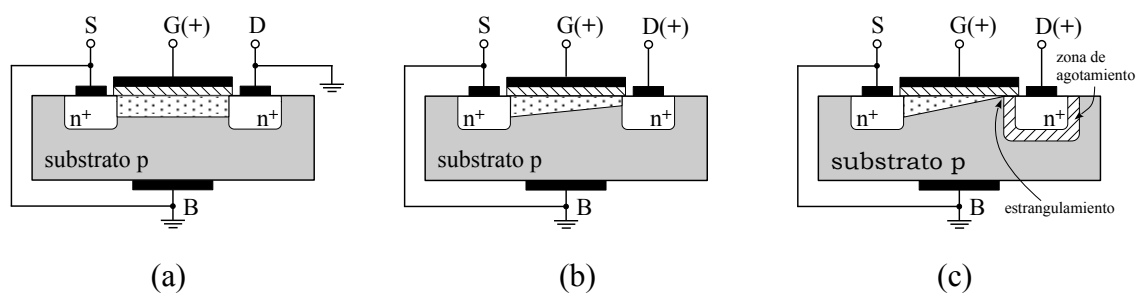


fig. 38

### Característica tensión-corriente

Supongamos que se aumenta  $V_{DS}$  desde cero, manteniendo  $V_{GS}$  a un valor positivo constante tal que  $V_{GS} > V_T > 0$  V. Para valores pequeños ( $V_{DS} < V_{GS} - V_T$ ), un incremento de  $V_{DS}$  produce un incremento de  $I_D$ . El MOSFET se comporta como una resistencia, por lo que a esta región se la llama *región óhmica*.

A medida que  $V_{DS}$  aumenta, la caída a través del óxido de la compuerta en el lado de drenaje del canal  $V_{GD} = V_{GS} - V_{DS}$  disminuye. Esta reducción de la diferencia de potencial disminuye el campo eléctrico a través del dieléctrico y en consecuencia hay menos cargas de inversión en esta porción del canal inducido. Como se ve en la fig. 38b, la profundidad del canal se reduce progresivamente a medida que nos acercamos al drenaje.  $I_D$  aumenta al incrementar  $V_{DS}$ , pero también aumenta la resistencia del canal. Del análisis teórico de esta región resulta:

$$I_D = k \left( \frac{W}{L} \right) [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$$

$L$  = largo del canal  
 $W$  = ancho del canal, perpendicular a  $L$   
 $k$  = parámetro del proceso en  $\mu A/V^2$

Cuando  $V_{GD} = V_{GS} - V_{DS} = V_T$ , el canal se “estrangula” e idealmente un aumento de  $V_{DS}$  no debería cambiar el valor de  $I_D$ . Esta es la *región de corriente constante* o de *saturación*. El valor que alcanza la  $I_D$  de saturación depende del valor de  $V_{GS}$

De un aumento de  $V_{GS} > V_T$  resulta un aumento de la  $I_D$  de saturación.

$$I_D = k \left( \frac{W}{L} \right) (V_{GS} - V_T)^2$$

En la realidad, cuando  $V_{DS} > V_{GS} - V_T$ , la tensión en el extremo de drenaje del canal sigue siendo  $V_{GS} - V_T$  y cualquier incremento de  $V_{DS}$  cae sobre la región de agotamiento que rodea al drenaje. Los incrementos de  $V_{DS}$  modulan efectivamente el largo del canal, tal como se ve en la fig. 38c, incrementando así a  $I_D$ .

Para incluir la modulación del canal, se modifica la fórmula anterior resultando:

$$I_D = k \left( \frac{W}{L} \right) (V_{GS} - V_T)^2 \cdot (1 + \lambda V_{DS})$$

$\lambda$  representa el aumento de  $I_D$  al aumentar  $V_{DS}$  por efecto de modulación del largo del canal

En la fig. 39 se muestra la familia de curvas de  $I_D$  en función de  $V_{DS}$ . Los parámetros  $W$ ,  $L$  y  $k$  son importantes para el diseño de ICs, pero no se indican en las hojas de datos de los MOSFET discretos. Los fabricantes proveen curvas características y parámetros como  $V_T$ , etc.

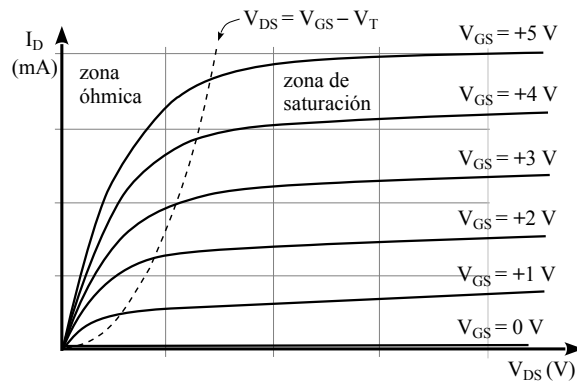


fig. 39

### 11.8.2 MOSFET de depleción

La estructura de este dispositivo se parece a la del MOSFET de acumulación, la diferencia estriba en que se ha implantado un canal entre fuente y drenaje, tal como se muestra en la fig. 40a para un dispositivo canal N. Entre ambas regiones de tipo  $n^+$ , se difunde en el substrato P un canal N. Como la compuerta está aislada, no existe una juntura P-N entre compuerta y canal. El canal difundido, el dieléctrico de  $\text{SiO}_2$  y el metal de la compuerta forman entonces un condensador de placas paralelas.

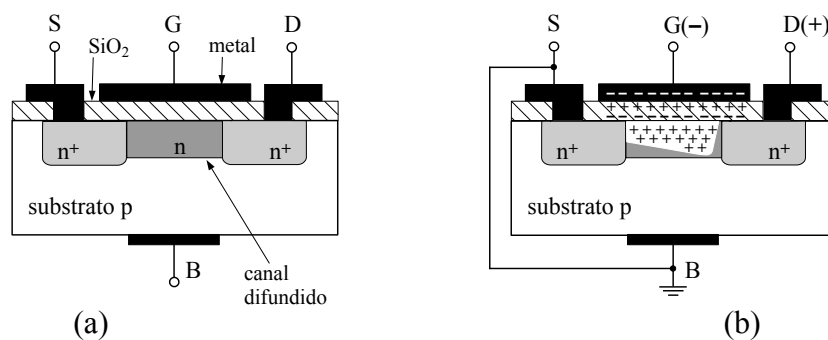


fig. 40

Sí la tensión compuerta-fuente  $v_{GS} = 0$  y el drenaje es positivo respecto a la fuente, circulará una corriente de drenaje  $I_{DSS}$  de valor apreciable.

Cuando  $v_{GS} < 0$ , a través del condensador de compuerta repele algunos de los electrones del canal, induciendo cargas positivas y haciendo que el canal se vuelva menos conductivo. Cuanto más negativo sea  $v_{GS}$ , más se reducirá la corriente de drenaje. La redistribución de carga en el canal produce una *depleción* de portadores mayoritarios. Tal como se muestra en la fig. 40b, debido a la caída de tensión producida por la corriente de drenaje, la región del canal más próxima al drenaje está más despoblada de portadores mayoritarios que en las proximidades de la fuente. La *tensión de corte compuerta-fuente*  $V_{GS(OFF)}$  es aquella para la cual  $I_D$  se reduce a un valor insignificante

Este MOSFET puede operar tanto con compuerta positiva como negativa. Cuando la compuerta es positiva respecto a la fuente, opera en modo de acumulación. En este caso la conductividad del canal aumenta y la corriente de drenaje es mayor que  $I_{DSS}$ .

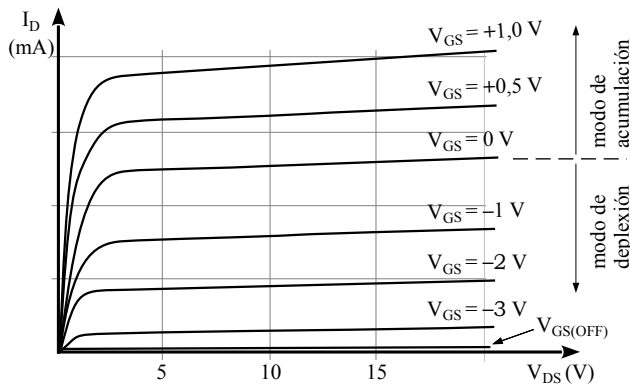


fig. 41

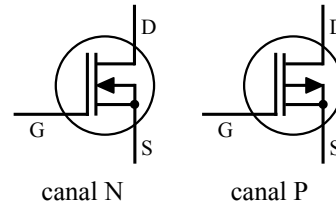


fig. 42

En la fig. 41 se muestra la familia de curvas características de  $I_D$  en función de  $V_{DS}$ . El MOSFET de canal P se construye de manera similar, pero las regiones tienen el tipo de dopado opuesto. En la fig. 42 se muestran los símbolos correspondientes a ambos dispositivos.

Los MOSFET de deplexión se pueden construir también con dos compuertas independientes, ubicadas sucesivamente sobre el canal. Se usan en aplicaciones de RF tales como mezcladores y amplificadores de ganancia variable.

### 11.8.3 Circuito equivalente para pequeña señal del MOSFET

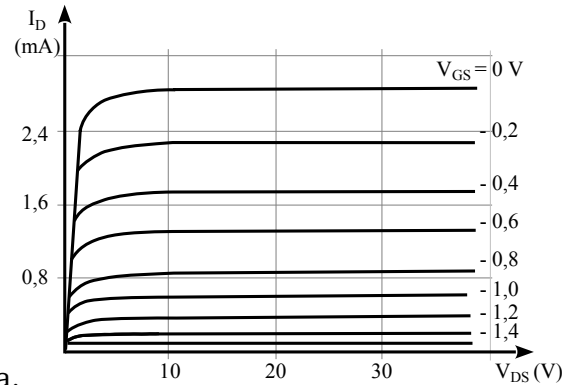
Sí el terminal del sustrato se conecta a la fuente, como es lo habitual para los dispositivos discretos, el circuito equivalente del MOSFET es igual al del JFET. En los circuitos integrados el sustrato está siempre conectado a la fuente de alimentación negativa en los dispositivos canal N y a la positiva en los canal P y la tensión  $v_{BS}$  influye sobre la corriente de drenaje y la tensión umbral  $V_T$ .

### 11.8.4 Protección integral de compuerta

Sí se expone la compuerta a tensiones elevadas, la aislación de óxido puede perforarse fácilmente. Como la elevada resistencia de aislación de la compuerta presenta una carga despreciable frente a las fuentes electrostáticas, es incapaz de descargarlas adecuadamente. Para protegerla, algunos MOSFET tienen conectados entre compuerta y fuente dos diodos en oposición, que limitan el nivel de cualquier transitorio que pueda aparecer al valor de tensión Zener de los diodos.

**Problemas**

- 1) En el amplif. de la fig. 12, el FET es un 2SK30ATM,  $V_{DD} = 20\text{ V}$ ,  
 $R_L = 100\text{ K}$  y  $R_G = 150\text{ K}$



- a) Escoger un punto Q para una máx. excursión simétrica de la señal de salida, hallar  $R_S$  y  $R_D$  y trazar la recta de carga estática.

- b) Trazar la recta de carga dinámica y estimar gráficamente  $A_{v_m}$

- c) Si  $g_m = 1,6\text{ mS}$  y el efecto de  $r_d$  es despreciable, calcular  $A_{v_m}$

- 2) Sea un FET con:  $I_{DSS} = 5\text{ mA}$  ;  $V_p = -3,5\text{ V}$  ;  $g_m = 3\text{ mS}$  ;  $r_d = 100\text{ K}$

En el amplificador de la fig. 12,  $V_{DD} = 15\text{ V}$  ;  $R_g = 600\ \Omega$  ;  $R_G = 270\text{ K}$  ;

$R_L = 100\text{ K}$  ;  $I_{DQ} = 1,4\text{ mA}$  ;  $V_{DSQ} = 8\text{ V}$  ;  $f_1\text{ total} = 20\text{ Hz}$

Calcular:  $R_S$  ,  $R_D$  ,  $A_{v_m}$  ,  $C_{c1}$  ,  $C_{c2}$  y  $C_S$

**Bibliografía**

Millman y Halkias, Dispositivos y Circuitos Electrónicos

André Lantz, Amplificateurs fondamentaux et opérationnels